

CLIPPEDIMAGE= JP401264230A

PAT-NO: JP401264230A

DOCUMENT-IDENTIFIER: JP 01264230 A

TITLE: SEMICONDUCTOR DEVICE

PUBN-DATE: October 20, 1989

INVENTOR-INFORMATION:

NAME

SATO, KEIICHI

TSUBOI, TOSHIHIRO

NISHIUMA, MASAHIKO

MIWA, TAKASHI

OTSUKA, KANJI

ASSIGNEE-INFORMATION:

NAME

HITACHI LTD

HITACHI VLSI ENG CORP

COUNTRY

N/A

N/A

APPL-NO: JP63091481

APPL-DATE: April 15, 1988

INT-CL (IPC): H01L021/52

US-CL-CURRENT: 257/784

ABSTRACT:

PURPOSE: To absorb a stress sufficiently even when a coating thickness of an adhesive on a bonding area is small and to prevent a substrate member from being deformed and a semiconductor pellet from being damaged by a method wherein many minute spaces are formed inside the adhesive used to attach the semiconductor pellet to the substrate member.

CONSTITUTION: A wiring layer composed of a conductive metal such as copper or the like is formed on a main face of a package substrate 4

which has been
obtained by molding a plastic by using a metal mold or the
like; after that, a
lead pin 9 which has pierced the package substrate 4
protrudes in the rear
direction and is formed. Then, a semiconductor pellet 2 is
attached to the
center of the main face of the package substrate 4 via an
adhesive 3 in such a
way that a face to form an integrated circuit is faced
upward. The adhesive 3
is formed of, e.g., silicone rubber; many air bubbles 5
(minute spaces) are
contained inside the adhesive 3. As a bonding operation of
the pellet by using
this adhesive 3, the silicone rubber, in a molten state,
containing the air
bubbles 5 whose dispersion density is uniform per unit volume
is dropped in
advance; the semiconductor pellet 2 is in close contact with
this silicone
rubber; after that, this assembly is heated at a prescribed
temperature for
several hours; the semiconductor pellet 2 is bonded.

COPYRIGHT: (C)1989,JPO&Japio

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 01-264230

(43)Date of publication of application : 20.10.1989

(51)Int.Cl.

H01L 21/52

(21)Application number : 63-091481

(71)Applicant : HITACHI LTD
HITACHI VLSI ENG CORP

(22)Date of filing : 15.04.1988

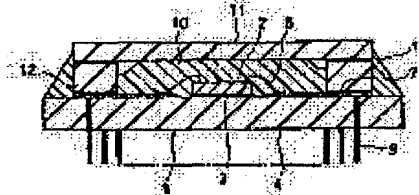
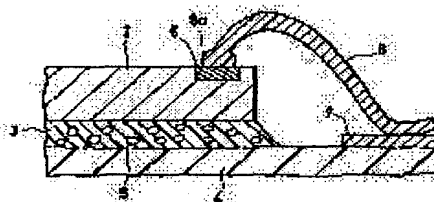
(72)Inventor : SATO KEIICHI
TSUBOI TOSHIHIRO
NISHIUMA MASAHIKO
MIWA TAKASHI
OTSUKA KANJI

(54) SEMICONDUCTOR DEVICE

(57)Abstract:

PURPOSE: To absorb a stress sufficiently even when a coating thickness of an adhesive on a bonding area is small and to prevent a substrate member from being deformed and a semiconductor pellet from being damaged by a method wherein many minute spaces are formed inside the adhesive used to attach the semiconductor pellet to the substrate member.

CONSTITUTION: A wiring layer composed of a conductive metal such as copper or the like is formed on a main face of a package substrate 4 which has been obtained by molding a plastic by using a metal mold or the like; after that, a lead pin 9 which has pierced the package substrate 4 protrudes in the rear direction and is formed. Then, a semiconductor pellet 2 is attached to the center of the main face of the package substrate 4 via an adhesive 3 in such a way that a face to form an integrated circuit is faced upward. The adhesive 3 is formed of, e.g., silicone rubber; many air bubbles 5 (minute spaces) are contained inside the adhesive 3. As a bonding operation of the pellet by using this adhesive 3, the silicone rubber, in a molten state, containing the air bubbles 5 whose dispersion density is uniform per unit volume is dropped in advance; the semiconductor pellet 2 is in close contact with this silicone rubber; after that, this assembly is heated at a prescribed temperature for several hours; the semiconductor pellet 2 is bonded.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision
of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japan Patent Office

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A) 平1-264230

⑬ Int. Cl.⁴

識別記号

庁内整理番号

⑭ 公開 平成1年(1989)10月20日

H 01 L 21/52

E-8728-5F

審査請求 未請求 請求項の数 2 (全5頁)

⑮ 発明の名称 半導体装置

⑯ 特 願 昭63-91481

⑰ 出 願 昭63(1988)4月15日

⑱ 発 明 者 佐 藤 敬 一 東京都小平市上水本町1448番地 日立超エル・エス・アイ
エンジニアリング株式会社内

⑲ 発 明 者 坪 井 敏 宏 東京都小平市上水本町1448番地 日立超エル・エス・アイ
エンジニアリング株式会社内

⑳ 出 願 人 株式会社日立製作所 東京都千代田区神田駿河台4丁目6番地

㉑ 出 願 人 日立超エル・エス・アイエンジニアリング株
式会社
東京都小平市上水本町1448番地

㉒ 代 理 人 弁理士 小川 勝男 外1名

最終頁に続く

明 細 書

1. 発明の名称

半導体装置

2. 特許請求の範囲

1. 主面に集積回路の形成された半導体ペレット
がその裏面側において接着材を介して実装部材
に装着された半導体装置であって、当該接着材
中に多数の微小空間を形成したことを特徴とす
る半導体装置。

2. 上記微小空間が、気体を充填した粒状のフィ
ラーを混入することにより形成されていること
を特徴とする請求項1記載の半導体装置。

3. 発明の詳細な説明

〔産業上の利用分野〕

本発明は、半導体装置、特に半導体ペレットを
パッケージ基板あるいはタブに対して樹脂系の接
着材を介して実装する際に有効な技術に関する。

〔従来の技術〕

この種の技術について記載されている例として
は、昭和60年6月1日、雄研出版株式会社発行、

「超LSIテクノロジー」P592～P591が
ある。

上記文献においては、エポキシ樹脂あるいはポ
リイミド樹脂に顔料を添加した、いわゆる顔ペ
ーストを用いたペレットボンディング技術が説明さ
れている。

また、上記の材料以外にもシリコーンゴム等を
接着材として用いることが注目されている。

このような、樹脂系の接着材は、半導体装置の
プリント基板実装後において、プリント基板の変
形に伴い、パッケージ基板に加わる変形力を吸収
し、ペレットの損傷を防ぐ効果が期待されている。

また、ワイヤボンディング時等におけるボンデ
ィングツールによる半導体ペレット主面への押圧
力を吸収し、ペレット内の応力により集積回路が
破壊されることを防止する効果も期待されている。

〔発明が解決しようとする課題〕

ところが、上記樹脂による応力吸収は、押圧力
に対して樹脂自体の体積は変化せずに樹脂の変形
によってのみ実現される。

このことから、半導体ベレットのように、接着面に対して接着材の塗布厚が極めて小さい値となる条件下では、樹脂内部の応力は実装部材面に対して水平方向に大きくはたらくため、基板部材における半導体ベレットの周端外方に対して基板部材を押し曲げる応力となり、半導体ベレットの中央部分の樹脂には殆ど変形がみられず、十分な応力の吸収が期待できないことが本発明者によって見い出された。このため、基板部材がリードフレームのタブ、あるいはプラスチックパッケージ基板等の可塑性部材の場合は、これらの基板部材を歪形させてしまう結果となり、またセラミック等の硬質部材である場合には半導体ベレットの応力破壊等の原因となることがさらに本発明者によって明らかにされた。

本発明は、上記課題に着目してなされたものであり、その目的は、接着材としての樹脂の応力吸収効率を高め、信頼性の高い半導体装置を提供することにある。

本発明の前記ならびにその他の目的と新規な特

徴は、本明細書の記述および添付図面から明らかになるであろう。

〔課題を解決するための手段〕

本願において開示される発明のうち代表的なものの概要を簡単に説明すれば、概ね次の通りである。

すなわち、半導体ベレットを基板部材に接着するための接着材中に多数の微小空間を形成した構造とするものである。

〔作用〕

上記した手段によれば、接着材に加わる応力が接着材中の微小空間を圧縮する方向に作用するため、半導体ベレットの中央部直下の樹脂部分においても応力による圧縮変形が可能となり、半導体ベレットのように接着面に対して接着材の塗布厚が小さい場合にも応力吸収が効率的に行なわれ、基板部材の変形および半導体ベレットの破壊を防止して信頼性の高い半導体装置を提供することができる。

〔実施例1〕

第1図は本発明の一実施例である半導体装置における半導体ベレットの実装部分を示す断面図、第2図は本実施例の半導体装置を示す全体断面図である。

本実施例の半導体装置1は、いわゆるピン・グリップ・アレイ(PGA)形のパッケージ構造を有している。

半導体装置1は、その主面に半導体ベレット2が接着材3を介して実装された構造を有している。かかる構造の半導体装置1は、たとえば以下のようにして得ることができる。

まず、プラスチックを金型等により成形して得られたパッケージ基板4の主面上に銅等の導電金属で配線層を形成した後、該パッケージ基板4を貫通させるようにしてリードピン9を裏面方向に突出形成する。このとき該リードピン9と上記配線層とはそれぞれ電気的に導通された状態となる。

次に、半導体ベレット2を、その集電回路形成面が上面となるようにして上記パッケージ基板4の主面中央に接着材3を介して実装する。

ここで、本実施例に用いられる接着材3は、たとえばシリコンゴムで形成されており、接着材3の内部には多数の気泡5(微小空間)が含有された構造となっている。このような接着材3を用いたベレットの実装としては、予め単位体積あたりに均一な分散密度の気泡5を含有した溶融状態のシリコンゴムを滴下し、このシリコンゴム上に上記半導体ベレット2を密着させた後、所定温度で数時間加熱することによって半導体ベレット2の接着を行なうものである。

このような半導体ベレット2の接着断面状態を示すのが第2図である。

ここで、一般に接着材3を構成するシリコンゴム等の粘性流体において、該流体の粘度を η 、密度を $\rho=1$ として、この粘性流体中における粘度 η' 、密度 ρ' 、半径 a で示される気泡5に加わる抵抗力 W は次の式で示される。

$$W = 6\pi\eta av (2\eta + 3\eta' / 3\eta + 3\eta')$$

上式において、 v は気泡5の流体中における上昇速度である。この気泡5が空気の気泡である場

合には、 $\eta' \approx 0$ 、 $\rho' \approx 0$ となるので、上式は、 $W = 4\pi\eta a v$ となる。

この抵抗力 W が浮力とつり合うことにより粘性流体中に気泡5が留置された状態となるから、次の式が成り立つ。

$$4/3\pi a^3 (\rho - \rho') g = 4\pi\eta a v$$

これを v についてまとめると、 $\rho' = 0$ の状態では、

$$v = a^2 \rho g / (3\eta)$$

となる。ここで、シリコンゴムの粘度を $\eta = 5000$ CP、密度 $\rho = 1$ とすると、 a の値によってそれぞれ下記のような上昇速度となる。すなわち、

$$a = 1.0 \mu\text{m} \text{ のとき } v = 240 \mu\text{m} / \text{HR}$$

$$a = 5 \mu\text{m} \text{ のとき } v = 60 \mu\text{m} / \text{HR}$$

$$a = 2 \mu\text{m} \text{ のとき } v = 9 \mu\text{m} / \text{HR}$$

一般に半導体ベレット2の装着後におけるシリコンゴムの密布厚は20 μm 前後であるため、ベレット装着後のシリコンゴムの加熱時間を1時間以下で管理した場合、気泡5の半径は $a = 2$

μm 以下とすることが望ましい。

以上のようにしてパッケージ基板4上に半導体ベレット2を接合した後、半導体ベレット2の主面上に形成されたパッド6とパッケージ基板4上の配線層7とが銅(Cu)、アルミニウム(Al)または金(Au)等からなる導電性のワイヤ8によって電気的に結線される。このような結線は、公知のワイヤボンディング技術により可能である。すなわち、まずワイヤ8の先端が加熱されて球状のボンディングボール8aが形成されると、該ボール部分が加熱環境下で半導体ベレット2のパッド6の表面に押圧された状態で超音波振動が印加される。これにより該ボンディングボール8aとパッド6とが接合状態となる。

以上のようにして、ワイヤ8の一端が半導体ベレット2のパッド6に接合された後、当該ワイヤ8はループを描くようにして張設され、他端側をパッケージ基板4上の所定の配線層7上に超音波振動の印加によって接合される。これによって半導体ベレット2の表面に形成された集積回路がバ

ッド6、ワイヤ8、配線層7を介してリードピン9と導通状態となり、電源電圧の印加および信号入出力が可能なる状態となる。

次に、半導体ベレット2の周囲に取付けられた棒状のゴム12の内方にポリイミド系のゲル状樹脂10がポッティングされ、半導体ベレット2の回路形成面への水分の侵入等が防止される。さらに、ポッティングされた樹脂10の上方に板状のキャップ11が載置・接合された後、当該パッケージ基板4、ゴム12、およびキャップ11の各部材の接合部分を覆うようにしてシリコンゴム等の封止材13が塗布されて内部を気密状態とする。なお、ここでは封止材13として用いられる封止用のシリコンゴムには気泡5を混入させる必要はない。

このようにして製作した上記半導体装置はプリント基板に実装して使用するが、プリント基板に外力が加わり、変形するとリードピン9を介して上記半導体装置に大きな変形力が加わる。プリント基板からリードピン9を介してパッケージ基板

4に伝えられた変形力は接着材3に達する。本実施例によれば、上記のようにパッケージ基板4から接着材3に伝えられた変形力は、接着材3の内部に配置された気泡5を圧縮するように作用する。このため、半導体ベレット中央直下位置における接着材3においても、気泡5を圧縮して接着材3が塗布方向に変形された状態となり、半導体ベレット2の直下位置における内部応力も効率的に接着材3中に吸収される。

このため、プリント基板の変形に伴い、パッケージ基板に加わる変形力による半導体ベレット2の損傷が効果的に防止できる。

(実施例2)

第3図は本発明の他の実施例である半導体装置における半導体ベレット2の実装部分を示す断面図である。

本実施例においては、接着材3中における気泡の形成構造が異なる。すなわち本実施例2によれば、接着材3中に外皮体20により気体21を封入密閉した中空粒状のフィラー22を混入するこ

とにより構成されている。このようなフィラー22は、たとえば軟性の合成樹脂で外皮体20を構成し、この内部に気体21として空気を封入密封したものである。接着材3中に混入するフィラー22の数を増減させることにより、接着材3中の気泡量の調整が容易となり、接着材3の材質に対応して必要な応力吸収率を得ることができる。

以上本発明者によってなされた発明を実施例に基づき具体的に説明したが、本発明は前記実施例に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることはいうまでもない。

たとえば、接着材3としてはシリコンゴムを用いた場合について説明したが、他の樹脂系の接着材3であってもよい。さらに当該接着材3中には、熱電導効率を高めるために金属等のフィラーを混入したものであってもよい。

以上の説明では主として本発明者によってなされた発明をその利用分野である、いわゆるピン・グリッド・アレイ形のパッケージ形式を有する半

導体装置に適用した場合について説明したが、これに限定されるものではなく、たとえばリードフレーム形式で製造される半導体装置にも適用できる。このようにリードフレーム上のタブに半導体ペレットを装着する際に気泡を混入した接着材を用いることにより、接着材内部の応力吸収効率が高まり、リードフレームの変形等を有効に防止できる。

〔発明の効果〕

本願において開示される発明のうち代表的なものによって得られる効果を簡単に説明すれば、下記の通りである。

すなわち、半導体ペレットを基板部材に装着するための接着材中に気泡を混入した構造とすることにより、接着材に加わる応力が接着材中の気泡を圧縮する方向に作用するため、接着材の塗布厚が小さい場合にも応力吸収が効率的に行なわれ、基板部材の変形および半導体ペレットの破損を防止して信頼性の高い半導体装置を提供することができる。

4. 図面の簡単な説明

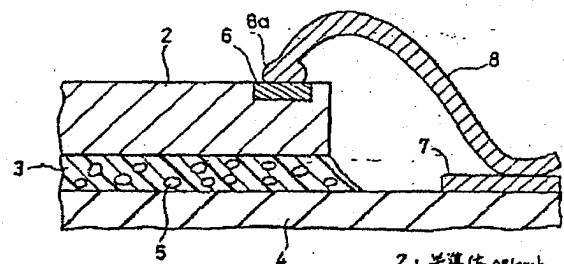
第1図は本発明の一実施例である半導体装置における半導体ペレットの実装部分を示す断面図、

第2図は本実施例の半導体装置を示す全体断面図、

第3図は本発明の他の実施例である半導体装置における半導体ペレットの実装部分を示す断面図である。

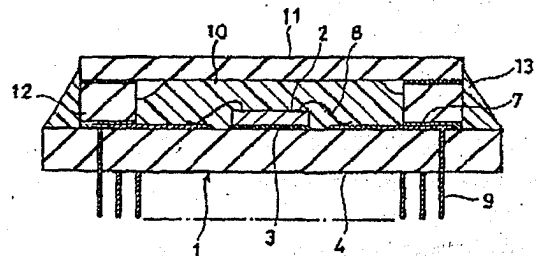
1・・・半導体装置、2・・・半導体ペレット、3・・・接着材、4・・・パッケージ基板、5・・・気泡、6・・・パッド、7・・・配線層、8・・・ワイヤ、8a・・・ボンディングボール、9・・・リードピン、10・・・樹脂（ポッティング樹脂）、11・・・キャップ、12・・・グム、13・・・封止材、20・・・外皮体、21・・・気体（封止気体）、22・・・フィラー。

第 1 図



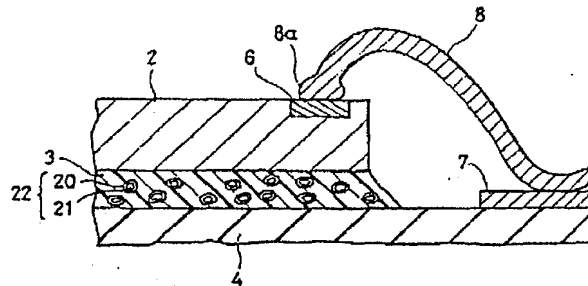
2: 半導体ペレット
3: 接着材
4: パッケージ基板
5: 気泡
6: パッド
7: 配線層
8: ワイヤ

第 2 図



代理人 弁理士 小川 勝 男

第 3 図



第1頁の続き

⑦発明者	西馬	雅彦	東京都小平市上水本町1448番地 日立超エル・エス・アイ エンジニアリング株式会社内
⑧発明者	三輪	孝志	東京都青梅市今井2326番地 株式会社日立製作所デバイス 開発センタ内
⑨発明者	大塚	寛治	東京都青梅市今井2326番地 株式会社日立製作所デバイス 開発センタ内